

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001077674 A

(43) Date of publication of application: 23.03.01

(51) Int. Cl.

H03K 3/03
H03K 3/354

(21) Application number: 11253729

(22) Date of filing: 08.09.99

(71) Applicant: NEC CORP

(72) Inventor: MINAMI KOICHIRO
MIZUNO MASAYUKI

(54) VOLTAGE-CONTROLLED OSCILLATOR

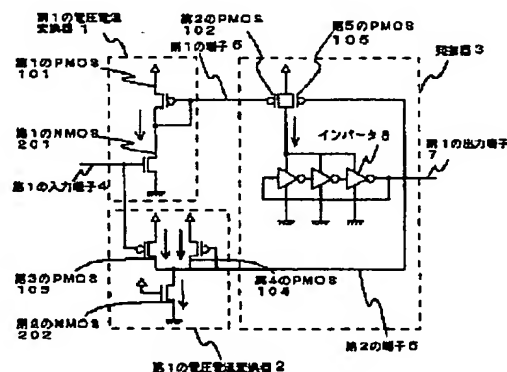
(57) Abstract:

PROBLEM TO BE SOLVED: To widen an operating frequency range by averaging the outputs of a 1st and a 2nd voltage-current converter, having mutually symmetrical voltage-current characteristics to be outputted corresponding to the same input and inputting the result to a voltage-controlled oscillator.

SOLUTION: When the voltage level of a 1st input terminal 4 rises from the ground to a source voltage, the current of the 1st voltage-current converter 1 begins to flow, after a threshold voltage is exceeded to gradually reach saturation. When the voltage level of the 1st input terminal 4 falls from the source voltage to the ground, the current of a 2nd voltage-current converter 2 begins to flow after (source voltage-threshold voltage) is exceeded to gradually reach saturation. The current flowing to a 2nd NMOS 202 is constant, so that a 3rd PMOS 103 and a 4th PMOS 104 become symmetrical about the direction of the current. The 1st and 2nd voltage-current converters 1 and 2 supply their output currents, having mutually symmetrical characteristics to an inverter 8 via a 2nd PMOS 102 and a 5th PMOS 105

respectively, so that the linearity of the oscillation frequency is improved.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-77674
(P2001-77674A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl.⁷

H 0 3 K 3/03
3/354

識別記号

F I

H 0 3 K 3/03
3/354

キーワード (参考)

5 J 0 4 3

B

審査請求 有 請求項の数 6 O L (全 6 頁)

(21) 出願番号

特願平11-253729

(22) 出願日

平成11年9月8日 (1999.9.8)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 南 公一郎

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 水野 正之

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100088812

弁理士 ▲柳▼川 信

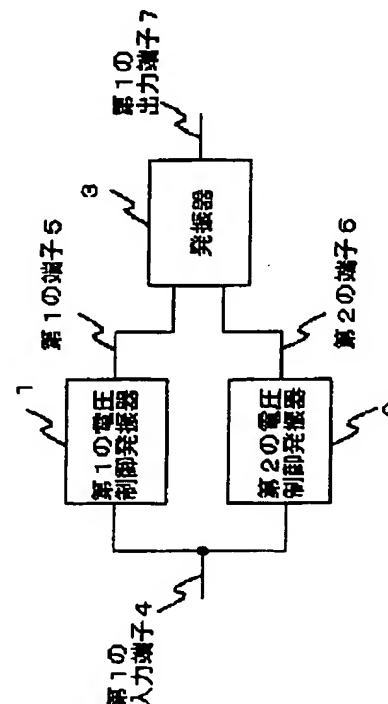
Fターム (参考) 5J043 AA01 AA02 AA26 LL02

(54) 【発明の名称】 電圧制御発振器

(57) 【要約】

【課題】 性能ばらつきに対してもゲインを増加させずに動作周波数範囲の広い電圧制御発振器を提供する。

【解決手段】 第1の電圧電流変換器1においては第1の入力端子4の電流変化量に応じて第1の端子5から入出力する電流値が変化する。第2の電圧電流変換器2においては第1の入力端子4の電流変化量に応じて第2の端子6から入出力する電流値が変化し、その電圧電流特性が第1の電圧電流変換器1の電圧電流特性と対称に変化する。発振器3においては第1の端子5から入出力する電流値及び第2の端子6から入出力する電流値によって第1の出力端子7から得られる信号の発振周波数が変化する。



【特許請求の範囲】

【請求項1】 入力端子の電圧レベルを変化させると、出力端子から得られる信号の発振周波数が変化する電圧制御発振器であって、同一の入力端子の電流変化量に応じて入出力される電圧電流特性が互いに対称となる第1及び第2の電圧電流変換器を有し、前記第1及び第2の電圧電流変換器を用いて発振周波数の特性が略直線性となるよう構成したことを特徴とする電圧制御発振器。

【請求項2】 前記第1の電圧電流変換器は、前記同一の入力端子の電流変化量に応じて第1の端子から入出力する電流値が変化するよう構成し、

前記第2の電圧電流変換器は、前記同一の入力端子の電流変化量に応じて第2の端子から入出力する電流値が変化しかつその電圧電流特性が前記第1の電圧電流変換器の電圧電流特性と対称的に変化するよう構成したことを特徴とする請求項1記載の電圧制御発振器。

【請求項3】 前記第1の電圧電流変換器は、その電流が前記同一の入力端子の電圧レベルをグランドから電源電圧まで上げる時に予め設定されたしきい値電圧を越えてから流れ出してやがて飽和するよう構成し、

前記第2の電圧電流変換器は、その電流が前記同一の入力端子の電圧レベルを電源電圧からグランドまで下げる時に前記電源電圧と前記しきい値電圧との差分値を越えてから流れ出してやがて飽和するよう構成したことを特徴とする請求項1または請求項2記載の電圧制御発振器。

【請求項4】 前記第1の端子から入出力する電流値及び前記第2の端子から入出力する電流値によって出力端子から得られる信号の発振周波数が変化する発振器を含むことを特徴とする請求項2または請求項3記載の電圧制御発振器。

【請求項5】 前記発振器は、供給される電流値の変化に応じて前記発振周波数を制御するインバータと、前記第1の電圧電流変換器の電流に比例する電流を前記インバータに供給する第1のトランジスタ素子と、前記第2の電圧電流変換器の電流に比例する電流を前記インバータに供給する第2のトランジスタ素子とを含むことを特徴とする請求項4記載の電圧制御発振器。

【請求項6】 前記第1の電圧電流変換器は、前記同一の入力端子がNMOS (N-channel Metal Oxide Semiconductor) トランジスタ及びPMOS (P-channel Metal Oxide Semiconductor) トランジスタのうちの一方に接続され、前記第2の電圧電流変換器は、前記同一の入力端子が前記NMOS トランジスタ及び前記PMOS トランジスタのうちの他方に接続されるよう構成したことを特徴とする請求項1から請求項5のいずれか記載の電圧制御発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電圧制御発振器に関し、特に発振器を構成するデバイスの製造条件等による性能ばらつきや動作温度の変動や使用する電源電圧の変動等による性能ばらつき、性能劣化を防ぐ手法に関する。

【0002】

【従来の技術】 従来、PLL (Phase Locked Loop) 回路等においては、発振周波数を制御する目的で電圧制御発振器が広く用いられている。その回路例を図5に示す。図5において、入力端子11の電圧レベルをVボルトから ΔV ボルトだけ変化させると、出力端子12から得られる信号の発振周波数がFヘルツから ΔF ヘルツ変化する。

【0003】 従来の電圧制御発振器では入力端子11をNMOS (N-channel Metal Oxide Semiconductor) トランジスタもしくはPMOS (P-channel Metal Oxide Semiconductor) トランジスタのゲート電圧に接続し、インバータ列に供給する電流値を変化させることで発振周波数を制御している。

【0004】 インバータ14の発振周波数は第2のPMOS102に流れる電流に比例し、第2のPMOS102に流れる電流は第1のPMOS101に流れる電流に比例する。第1のPMOS101に流れる電流は第1のNMOS201に流れる電流に等しい。入力端子11の電圧レベルをグランドから電源電圧まで変化させる時、入力端子11の電位が第1のNMOS201のしきい値電圧に達するまでは第1のNMOS201に電流が流れない。

【0005】 入力端子11の電圧レベルが第1のNMOS201のしきい値電圧を超えると、第1のNMOS201に電流が流れて増加するが、第1の端子13の電位は低下するため、電流はしだいに飽和していく。

【0006】 ここで、図6(a)、(b)には上記の回路構成において用いられるインバータ14の構成例を示し、図6(a)には複数のNMOSトランジスタ及び複数のPMOSトランジスタから構成される例を概念的に示しており、図6(b)には1個のNMOSトランジスタと1個のPMOSトランジスタとから構成される例を示している。尚、図6において、20は内部電源を、21はグランドを、22は入力、23は出力をそれぞれ示している。

【0007】 したがって、この時の電圧制御発振器の入力端子11の電圧レベルと発振周波数との関係は図7に示すようになる。入力端子11の動作範囲は制限され、 $\Delta F / \Delta V$ は単調に減少するという特徴を持つ。尚、入力端子11をPMOSトランジスタのゲート電圧に接続した電圧制御発振器の構成においては、入力端子11の動作範囲は制限され、 $\Delta F / \Delta V$ は単調に増加するという特徴を持つ。

【0008】

【発明が解決しようとする課題】入力端子の電圧レベルを変化させた時、出力端子から得られる信号の発振周波数の最小値をFMIN、最大値をFMAXとする。いま、性能ばらつきとは発振器を構成するデバイスの製造条件等による性能ばらつき、動作温度の変動、使用する電源電圧等の変動による性能ばらつきを含むものとする。

【0009】全ての性能ばらつきを考えた時、ゲインの最大となる条件をベスト条件、最小値となる条件をワースト条件、性能ばらつきがない時の条件をノーマル条件とする。全ての性能ばらつきを考えた時、常に発振周波数の最小値FMINと発振周波数の最大値FMAXとの間に挟まれる発振周波数範囲を動作周波数範囲と呼ぶ。

【0010】従来の電圧制御発振器では、性能ばらつきによって、発振周波数の最小値FMINと発振周波数の最大値FMAXとのどちらか、あるいは両者が増加あるいは減少するため、動作周波数範囲は性能ばらつきが大きくなると狭くなるという問題がある。

【0011】通常、発振器を構成するデバイスの製造プロセスの微細化と電源電圧の低下とによって、性能ばらつきは増加するトレンドにある。したがって、動作周波数範囲はトレンドにしたがって狭くなってしまう。

【0012】動作周波数範囲を広くするためには、入力端子の電圧レベルを ΔV ボルトだけ変化させた時の出力端子から得られる信号の発振周波数の変化 ΔF の割合を示すゲイン $\Delta F / \Delta V$ を大きくする必要がある。

【0013】しかしながら、電圧制御発振器の入力端子はアナログ電位が入力されるため、ゲインの増加は出力端子から得られる信号の発振周期のゆれ、つまりジッタを増加させてしまう。

【0014】そこで、本発明の目的は上記の問題点を解消し、性能ばらつきに対してもゲインを増加させずに動作周波数範囲を広くすることができる電圧制御発振器を提供することにある。

【0015】

【課題を解決するための手段】本発明による電圧制御発振器は、入力端子の電圧レベルを変化させると、出力端子から得られる信号の発振周波数が変化する電圧制御発振器であって、同一の入力端子の電流変化量に応じて入出力される電圧電流特性が互いに対称となる第1及び第2の電圧電流変換器を備え、前記第1及び第2の電圧電流変換器を用いて発振周波数の特性が略直線性となるよう構成している。

【0016】すなわち、本発明の電圧制御発振器は、入力端子の電圧レベルを変化させると、出力端子から得られる信号の発振周波数が変化する電圧制御発振器において、発振周波数の特性が対称な2組の電圧電流変換器を用いて発振周波数の特性を直線性にする事で、性能ばらつきに対してもゲインを増加させずに広い動作周波数

範囲を得ることを可能としている。

【0017】これは第1の端子から入出力する電流値及び第2の端子から入出力する電流値によって第1の出力端子から得られる信号の発振周波数が変化する発振器と、第1の入力端子と電流変化量とに応じて第1の端子から入出力する電流値が変化する第1の電圧電流変換器と、第2の入力端子と電流変化量とに応じて第2の端子から入出力する電流値が変化する、その電圧電流特性が第1の電圧電流変換器の電圧電流特性と対称に変化する第2の電圧電流変換器とから構成することで、実現可能である。

【0018】動作周波数範囲を広くするためには、ゲイン $\Delta F / \Delta V$ を大きくする必要があるが、ゲインの増加はジッタを増加させてしまう。ゲインを増加させずに動作周波数範囲を広げるには、入力端子の動作範囲を広げ、発振周波数特性を直線性にする事で可能である。

【0019】第1の電圧電流変換器と、電圧電流特性が第1の電圧電流変換器の電圧電流特性と対称に変化する第2の電圧電流変換器とを組合せて、これらの特性を平均化した場合、入力端子の動作範囲は広く、電流は直線性に近づく。発振周波数はインバータに供給する電流に比例するため、ゲインを増加させずに動作周波数範囲を広げることが可能となる。

【0020】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は本発明の実施の形態による電圧制御発振器の構成を示すブロック図である。図1において、本発明の実施の形態による電圧制御発振器は第1の電圧制御発振器1と、第2の電圧制御発振器2と、発振器3と、第1の入力端子4と、第1の端子5と、第2の端子6と、第1の出力端子7とから構成されている。

【0021】入力端子の電圧レベルを変化させると、出力端子から得られる信号の発振周波数が変化する電圧制御発振器において、発振周波数の特性が対称な2組の電圧電流変換器を用いて発振周波数の特性を直線性にする事で、性能ばらつきに対してもゲインを増加させずに広い動作周波数範囲を有することとなる。

【0022】第1の電圧電流変換器1においては第1の入力端子4の電流変化量に応じて第1の端子5から入出力する電流値が変化する。第2の電圧電流変換器2においては第1の入力端子4の電流変化量に応じて第2の端子6から入出力する電流値が変化する、その電圧電流特性が第1の電圧電流変換器1の電圧電流特性と対称に変化する。

【0023】発振器3においては第1の電圧電流変換器1の第1の端子5から入出力する電流値及び第2の電圧電流変換器2の第2の端子6から入出力する電流値によって第1の出力端子7から得られる信号の発振周波数が変化する。

【0024】図2は本発明の実施の形態による電圧制御発振器の動作特性を示す図である。以下、これら図1及び図2を参照して本発明の実施の形態による電圧制御発振器の動作特性について述べる。

【0025】第1の電圧電流変換器1の電流は第1の入力端子4の電圧レベルをグランドから電源電圧まで上げると、予め設定されたしきい値電圧を越えてから流れ出し、やがて飽和する。

【0026】一方、第2の電圧電流変換器2の電流は第1の入力端子4の電圧レベルを電源電圧からグランドまで下げると、「電源電圧－しきい値電圧」を越えてから流れ出し、やがて飽和する。

【0027】第1の電圧電流変換器1の電流と第2の電圧電流変換器2の電流とを平均化した特性は第1の入力端子4の動作範囲が広くなり、その電流が直線性に近づくこととなる。発振周波数はインバータ（図示せず）に供給する電流に比例するため、ゲインを増加させずに動作周波数範囲を広げることができる。

【0028】図3は本発明の一実施例による電圧制御発振器の回路構成を示す図である。図3において、本発明の一実施例による電圧制御発振器は第1の電圧電流変換器1と、第2の電圧電流変換器2と、発振器3とから構成されている。

【0029】第1の電圧電流変換器1は第1のPMOS101及び第1のNMOS201を含んで構成され、第2の電圧電流変換器2は第3のPMOS103と第4のPMOS104と第2のNMOS202とを含んで構成され、発振器3は第2のPMOS102と第5のPMOS105とインバータ8とを含んで構成されている。

【0030】第1の入力端子4は第1のNMOS201のゲートと第3のPMOS103のゲートとに接続しているため、第1のNMOS201に流れる電流と第3のPMOS103に流れる電流とは第1の入力端子4の電圧レベルの向きに対して対称である。

【0031】また、第2のNMOS202に流れる電流が一定の時、第4のPMOS104に流れる電流と第3のPMOS102に流れる電流とは電流の向きに対して対称である。したがって、第1のPMOS101に流れる電流と第4のPMOS104に流れる電流とは電圧電流特性が対称となる。

【0032】さらに、第2のPMOS102に流れる電流は第1のPMOS101に流れる電流に比例し、第5のPMOS105に流れる電流は第4のPMOS104の電流に比例し、ともにインバータ8に供給される。

【0033】インバータ8は供給される電流値の変化に応じて発振器3からの発振周波数を制御するため、入力端子の動作範囲が広くなり、発振周波数特性が直線性に近づく。これによって、ゲインを増加させずに、動作周波数範囲を広げることができる。

【0034】図4は本発明の一実施例による電圧制御発

振器の動作特性を示す図である。これら図3及び図4を参照して本発明の一実施例による電圧制御発振器の動作特性について説明する。

【0035】例えば、本実施例を用いて電源電圧2.5Vの電圧制御発振器を設計した場合、性能ばらつきを考慮して従来の電圧制御発振器と比較すると、入力端子の電圧レベルは1.7Vから2.5Vに広がり、動作周波数範囲は300MHzから400MHzまで向上している。この時、ゲインの最大値は増加していないため、本実施例においてはジッタを増加させずに、動作周波数範囲を広げることが可能なことを示している。

【0036】このように、第1の出力端子7から得られる信号の発振周波数が変化する電圧制御発振器において、発振周波数の特性が対称な第1の電圧電流変換器1及び第2の電圧電流変換器2を用いて発振周波数の特性を直線性とすることによって、性能ばらつきに対してもゲインを増加させずに、広い動作周波数範囲を得ることができる。

【0037】尚、本発明は上記の実施例に限定されず、上述した技術思想の範囲内において、上記の実施例が適宜変更可能であることは明らかである

【0038】

【発明の効果】以上説明したように本発明によれば、入力端子の電圧レベルを変化させると、出力端子から得られる信号の発振周波数が変化する電圧制御発振器において、同一の入力端子の電流変化量に応じて入出力される電圧電流特性が互いに対称となる第1及び第2の電圧電流変換器を備え、第1及び第2の電圧電流変換器を用いて発振周波数の特性が略直線性となるよう構成することによって、性能ばらつきに対してもゲインを増加させずに動作周波数範囲を広くすることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態による電圧制御発振器の構成を示すブロック図である。

【図2】本発明の実施の形態による電圧制御発振器の動作特性を示す図である。

【図3】本発明の一実施例による電圧制御発振器の回路構成を示す図である。

【図4】本発明の一実施例による電圧制御発振器の動作特性を示す図である。

【図5】従来例による電圧制御発振器の回路構成を示す図である。

【図6】(a)、(b)は図5のインバータの構成例を示す図である。

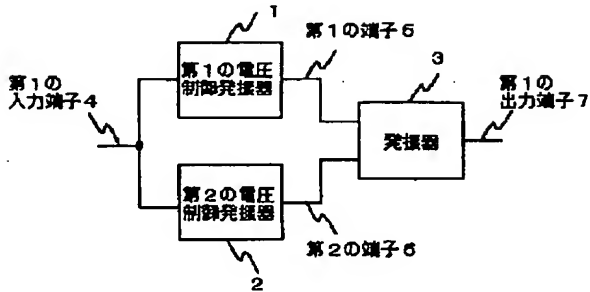
【図7】従来例による電圧制御発振器の動作特性を示す図である。

【符号の説明】

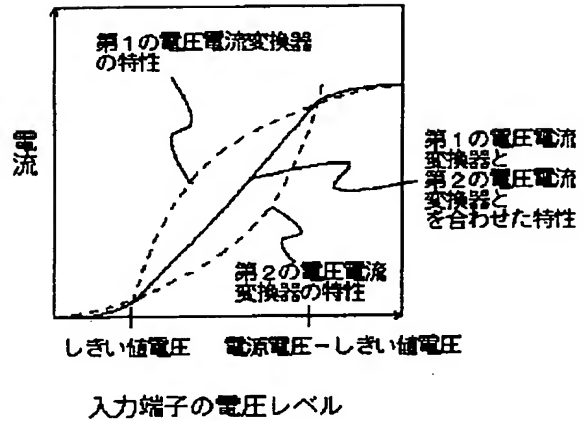
- 1 第1の電圧制御発振器
- 2 第2の電圧制御発振器

3 発振器
 4 第1の入力端子
 5 第1の端子
 6 第2の端子
 7 第1の出力端子
 8 インバータ
 101 第1のPMOS
 102 第2のPMOS
 103 第3のPMOS
 104 第4のPMOS
 105 第5のPMOS
 201 第1のNMOS
 202 第2のNMOS

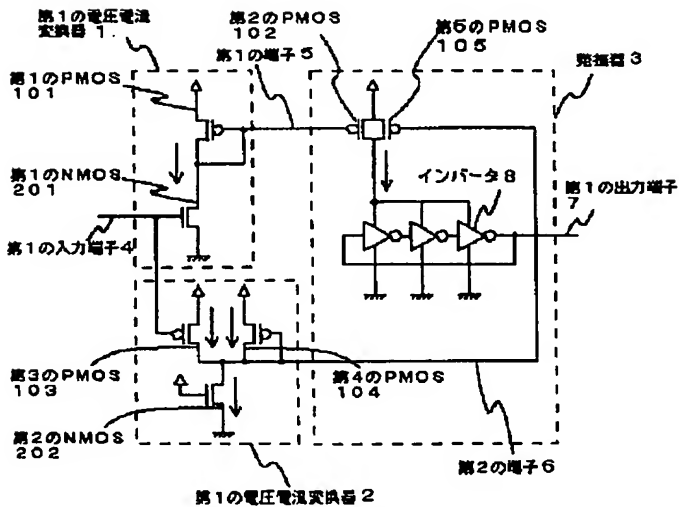
【図1】



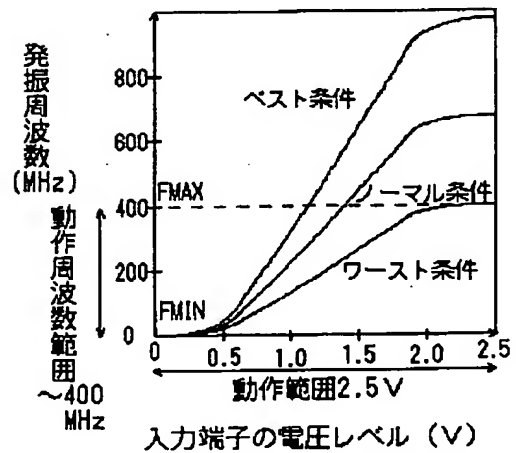
【図2】



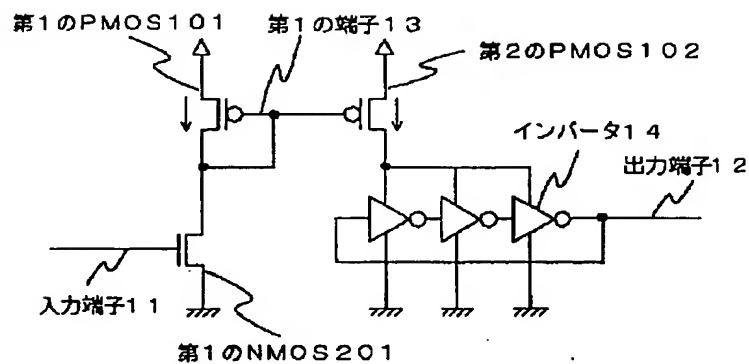
【図3】



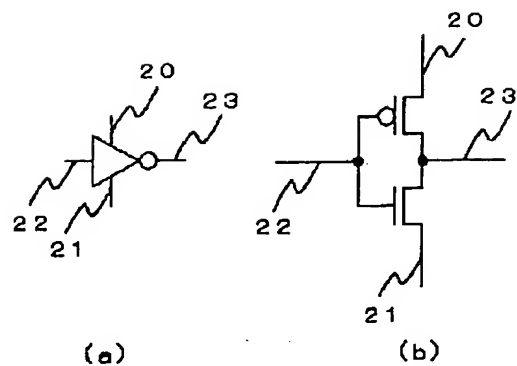
【図4】



【図5】



【図6】



【図7】

